

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-036615

(43)Date of publication of application : 02.02.2000

(51)Int.Cl.

H01L 31/108
G02B 6/122
H01L 27/14

(21)Application number : 10-205067

(71)Applicant : SUMITOMO ELECTRIC IND LTD

(22)Date of filing : 21.07.1998

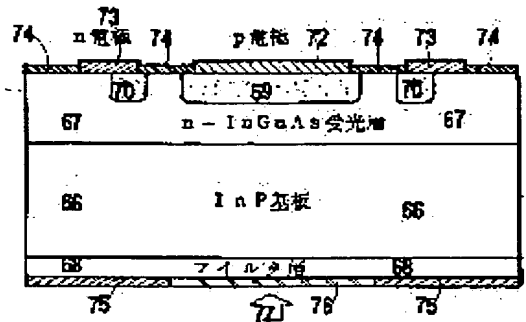
(72)Inventor : KUHARA MIKI
NAKANISHI HIROMI
TERAUCHI HITOSHI

(54) PHOTO-DETECTING ELEMENT AND PHOTO-DETECTING ELEMENT MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a photo-detecting element wherein, used for optical communication handling signals of two wavelengths, λ_1 , and λ_2 , no branch device is required and a signal delay component is excluded, suitable for surface mount.

SOLUTION: A filter layer 68 comprising a band gap wavelength or $\lambda_1 < \lambda_g < \lambda_2$ is provided on either the rear side or the front of a substrate 66, a peripheral pn junction is so provided as to surround a central pn junction while a central p-region 69 (or n-region) is provided with a p-electrode 72 and an n-electrode 73 (or p-electrode) so provided as to cross the pn junction of a peripheral diffusion/shielding layer.



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-36615

(P2000-36615A)

(43) 公開日 平成12年2月2日 (2000.2.2)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 31/108		H 0 1 L 31/10	C 2 H 0 4 7
G 0 2 B 6/122		G 0 2 B 6/12	B 4 M 1 1 8
H 0 1 L 27/14		H 0 1 L 27/14	D 5 F 0 4 9

審査請求 有 請求項の数12 O L (全 13 頁)

(21) 出願番号 特願平10-205067

(22) 出願日 平成10年7月21日 (1998.7.21)

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 発明者 工原 美樹

大阪府大阪市此花区島屋一丁目1番3号住

友電気工業株式会社大阪製作所内

(72) 発明者 中西 裕美

大阪府大阪市此花区島屋一丁目1番3号住

友電気工業株式会社大阪製作所内

(74) 代理人 100079887

弁理士 川瀬 茂樹

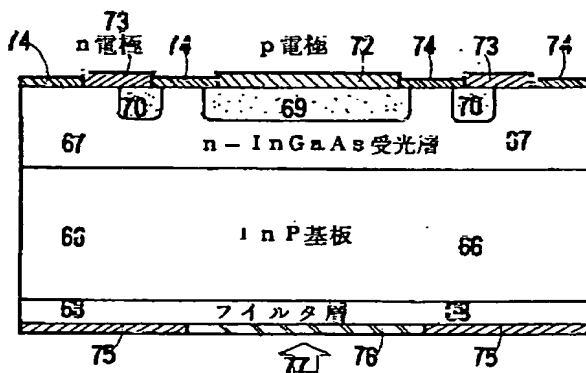
最終頁に続く

(54) 【発明の名称】 受光素子及び受光素子モジュール

(57) 【要約】

【課題】 λ_1 、 λ_2 の2波長の信号を扱う光通信に用いられ波長分波器が不要であり、信号遅れ成分を排除でき、表面実装に適した受光素子を提供する事。

【解決手段】 $\lambda_1 < \lambda_g < \lambda_2$ であるバンドギャップ波長を持つフィルタ層を基板の表面裏面の何れかに有し、中央のp n接合を囲んで周辺部のp n接合を設け、中央のp領域 (又はn領域) にはp電極を、周辺の拡散遮蔽層のp n接合を横切るようにn電極 (又はp電極) を設ける。



【特許請求の範囲】

【請求項1】 第1の波長 λ_1 の光とそれより長い第2の波長 λ_2 の光($\lambda_1 < \lambda_2$)を用いた光通信において第2の波長 λ_2 の光のみを感じるための受光素子であって、半絶縁性或いはn型又はp型の何れかである第1伝導型の半導体基板と、半導体基板の一方の面にエピタキシャル成長させた波長 λ_1 の光のエネルギーより低く波長 λ_2 の光のエネルギーより高いバンドギャップを持ち λ_1 の光の透過率が3%以下である厚みを有するn型又はp型半導体結晶よりなるフィルタ層と、フィルタ層の上或いはフィルタ層と反対側の基板の上にエピタキシャル成長させた第1伝導型の受光層と、第1伝導型受光層の一部に第2伝導型の不純物をドーピングして形成したp型又はn型の何れかである第2伝導型の中央受光領域と、第2伝導型中央受光領域と第1伝導型半導体層の境界にできる第1のpn接合と、第2伝導型中央受光領域の上に形成される第2伝導型用の電極と、中央受光領域を囲むように周辺部に第2伝導型不純物をドーピングすることによって設けられる第2伝導型拡散遮蔽層と、第2伝導型拡散遮蔽層と第1伝導型半導体層の境界にできる第2のpn接合と、拡散遮蔽層、第2pn接合と第1伝導型層にまたがって設けられる第1伝導型電極とを含み、波長 λ_1 、 λ_2 の信号光が基板側から入射し、 λ_1 はフィルタ層に吸収され、 λ_2 はフィルタ層、第1伝導型基板、第1伝導型受光層、第1のpn接合を経て第2伝導型中央受光領域に至るようにした裏面入射型であり、第1伝導型電極は第2のpn接合を短絡する作用をもつようにしたことを特徴とする受光素子。

【請求項2】 半導体基板が裏面の一部にボンディング用メタライズ面を有することを特徴とする請求項1に記載の受光素子。

【請求項3】 受光層と電極の間に、第1伝導型の窓層を設けたことを特徴とする請求項1に記載の受光素子。

【請求項4】 半導体基板と第1伝導型受光層の間に第1伝導型フィルタ層が設けられている事を特徴とする請求項1に記載の受光素子。

【請求項5】 基板の裏面の全体或いは一部に誘電体反射防止膜を設けた事を特徴とする請求項1に記載の受光素子。

【請求項6】 第1伝導型がn型であり、第2伝導型がp型であって、半導体基板が半絶縁性のInP基板であり、バッファ層が二つに分かれ第1のバッファ層が硫黄添加低抵抗n-InPであり、第2のバッファ層が高抵抗のn-InPであり、受光層がn-InGaAs又はn-InGaAsPであって、窓層がn-InPであり、第2伝導型領域はZn拡散によって形成されたものである事を特徴とする請求項1に記載の受光素子。

【請求項7】 第1伝導型がn型であり、第2伝導型がp型であって、半導体基板がn-InP基板であり、バッファ層がn-InPであり、受光層がn-InGaAs

s又はn-InGaAsPであって、窓層がn-InPであり、第2伝導型領域はZn拡散によって形成されたものである事を特徴とする請求項1に記載の受光素子。

【請求項8】 第1伝導型がn型であり、第2伝導型がp型であって、p電極がAuZn系であり、n電極がAuGeNi/Au/Ti/Au系である事を特徴とする請求項1に記載の受光素子。

【請求項9】 第1の波長 λ_1 の光とそれより長い第2の波長 λ_2 の光($\lambda_1 < \lambda_2$)を用いた光通信において第2の波長 λ_2 の光のみを感じるための受光素子であって、半絶縁性或いはn型又はp型の何れかである第1伝導型の半導体基板と、半導体基板の一方の面にエピタキシャル成長させた波長 λ_1 の光のエネルギーより低く波長 λ_2 の光のエネルギーより高いバンドギャップを持ち λ_1 の光の透過率が3%以下である厚みを有するn型又はp型半導体結晶よりなるフィルタ層と、フィルタ層の上或いはフィルタ層と反対側の基板の上にエピタキシャル成長させた第1伝導型の受光層と、第1伝導型受光層の一部に第2伝導型の不純物をドーピングして形成したp型又はn型の何れかである第2伝導型の中央受光領域と、第2伝導型中央受光領域と第1伝導型半導体層の境界にできる第1のpn接合と、第2伝導型中央受光領域の上に形成される第2伝導型用の電極と、中央受光領域を囲むように周辺部に第2伝導型不純物をドーピングすることによって設けられる第2伝導型拡散遮蔽層と、第2伝導型拡散遮蔽層と第1伝導型半導体層の境界にできる第2のpn接合と、拡散遮蔽層、第2pn接合と第1伝導型層にまたがって設けられる第1伝導型電極とを含み、波長 λ_1 、 λ_2 の信号光が基板側から入射し、 λ_1 はフィルタ層に吸収され、 λ_2 はフィルタ層、第1伝導型基板、第1伝導型受光層、第1のpn接合を経て第2伝導型中央受光領域に至るようにした裏面入射型であり、第1伝導型電極は第2のpn接合を短絡する作用をもつようにした受光素子と増幅器を同一のパッケージに収容した事を特徴とする受光素子モジュール。

【請求項10】 Siベンチに光導波路を設け光導波路の一部にミラーを形成し、ミラー上の位置に前記の受光素子を接着あるいは半田付けし、Siベンチの上面に増幅器を固定し、Siベンチをパッケージに収容した事を特徴とする請求項9に記載の受光素子モジュール。

【請求項11】 SiベンチにV溝を設け、V溝に先端を45度の傾斜面に切った光ファイバを挿入し、光ファイバの切断面の直上位置に前記の受光素子を接着あるいは半田付けし、Siベンチの上面に増幅器を固定し、Siベンチをパッケージに収容した事を特徴とする請求項9に記載の受光素子モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、光ファイバに2つの異なる波長 λ_1 、 λ_2 の光信号を一方方向或いは双方

向に通し、基地局と加入者の間で情報を伝送する光双方向通信において、受信器として用いる受光素子に関する。或いは受光素子と発光素子を一体化した光送受信モジュールに関する。

【0002】

【従来の技術】二つの波長の光を用いる波長多重光通信においては、 λ_1 と λ_2 の光を波長分波器によって分離し、何れの波長にも感度を持つ受光素子によって受信していた。 λ_1 と λ_2 に光を分ける波長分波器は光ファイバ、光導波路、誘電体ミラーなどを用いたものが提案されている。しかし何れも波長選択性が不十分で消光比が不足する。また異なる波長の光を別々の光路に分けるので嵩高い装置になる。波長分波器自体高価な素子であって光通信のコストを押し上げる。

【0003】光通信に使われる光の波長は石英ファイバの損失の波長依存性からいくつか決まっている。1.3 μm 、1.55 μm などである。例えば λ_1 が1.3 μm 、 λ_2 が1.55 μm というふうに二つの波長が決まる。受光素子は、表面入射型、裏面入射型の2種類がある。

【0004】図1は従来例にかかる表面入射型受光素子(PD)の断面図である。 $n^+ - \text{InP}$ 基板1の上に、 $n - \text{InP}$ バッファ層2、 $n - \text{InGaAs}$ 受光層3、 $n - \text{InP}$ 窓層4がエピタキシャル成長してある。 $n - \text{InP}$ 窓層、受光層の中央部にZn拡散によってp領域5が形成される。その上面の一部にp電極6が形成される。pn接合を保護するため周辺部にはパッシベーション膜7が形成される。中央部は開口になっており透明の反射防止膜8によって覆われる。入射光が表面側から入りpn接合を挟む空乏層で正孔電子対ができる。光電流が流れるので光を検出できる。

【0005】図2は従来例にかかる裏面入射型受光素子の断面図である。 $n^+ - \text{InP}$ 基板1の上に、 $n - \text{InP}$ バッファ層2、 $n - \text{InGaAs}$ 受光層3、 $n - \text{InP}$ 窓層4がエピタキシャル成長してある。 $n - \text{InP}$ 窓層、受光層の中央部にZn拡散によってp領域5が形成される。表面から光を入れないから、p領域5のほぼ全面をp電極16が覆う。パッシベーション膜17と境を接する。基板1の裏面の周辺部はn電極19となる。中央部が開口になる。ここに反射防止膜20をつける。裏面開口から入射光が入る。これは基板、バッファ層、受光層を通して空乏層に至りここで電子正孔対を作る。

【0006】どの波長の光を受信できるか？というのは受光層の結晶組成によって決まる。 InGaAs 受光層は1.3 μm も1.55 μm も受光できる。従来はこのような広範囲の波長範囲に感度をもつ受光素子が使われてきた。

【0007】このようなPDチップが適当なパッケージに収容されるとフォトダイオードとなる。パッケージに光ファイバの先端を取り付けるとPDモジュールとな

る。PDチップは発光素子であるLDモジュールに使用されることもある。LDの背後に設けられLDの発光量を監視するモニタPDとしてである。

【0008】図3は従来例にかかる同軸型のPDモジュールの一例を示す斜視図である。ここでは表面入射型のPDチップ22を使っている。PDチップ22をサブマウント23にダイボンディングし、サブマウント23は金属製の円形パッケージ24の中央部に固定する。サブマウント23を入れるのはパッケージ(ケース)電位から、PDカソード電位を浮かせる必要があるためである。パッケージ24にはアノードピン25、カソードピン26、ケースピン27が取り付けられる。パッケージ24の周囲にスリーブ28を入れて固定する。

【0009】パッケージ24の上面には円筒形のキャップ28が固定される。キャップ28の中央には球レンズ29がある。スリーブ28には円筒形のフェルルホルダー30が固定される。光ファイバ32の先端に固定したフェルル33はフェルルホルダー30の中心軸穴に挿入され調芯して固定される。光ファイバ32の先に波長分波器があつて、 λ_1 と λ_2 を分離して何れかの波長の光のみをこのPDモジュールに導く。このようなPDモジュールは三次元的な構成であつて部品点数が多く調芯点も多くて自動化ラインに乗せることができない。コスト削減がむずかしい。波長分波器を省く事が一つの課題である。

【0010】まだ問題がある。最近では、フラットパッケージに、表面実装によって光デバイスも実装することが要求されるようになってきている。このようにデバイスの全体がフラットになると、モジュールが小型で薄く、コンパクトになる。その上一般の電子部品と同じように、光部品(PDモジュール、LDモジュール)もプリント基板に半田リフローによって実装できるようになる。そうすると光部品も自動化ラインに乗せることができる。表面実装するためには図3のように光ファイバをパッケージ面に垂直にしているようではいけない。光ファイバはパッケージ面に平行にする必要がある。チップはパッケージに平行につけるとするとどこかでビームを90度曲げる必要がある。そのような工夫をしたフラットパッケージのPDモジュールやLDモジュールがいくつか提案される。いくつかの例を示そう。

【0011】^① Y. Dikawa, H. Kuwatsuka, T. Yamamoto, T. Ihara, H. Hamano & T. Minami, "Packing Technology for a 10-Gb/s Photoreceiver Module", Journal of lightwave technology, vol. 12, no. 2, p343 (1994)

【0012】これはレンズを使わず、PD表面方向に平行な光ファイバの光をPDに入れる構造の平面型パッケージを提案している。図4はSiプラットフォームを使った上面入射型のPDモジュールの例である。

【0013】図4(1)は平面図、(2)は縦断面図である。Siウエハを加工して長方形にしたSiベンチ3

5、36が平面実装のための基板になっている。下Siベンチ35の前半分には上Siベンチ36が固定される。上Siベンチ36には軸方向にV溝37が切っている。V溝37には光ファイバ38が挿入固定される。下Siベンチ35の後半部は絶縁層39が覆い尽くすようになっている。絶縁層39の上にメタライズパターン40が印刷される。その上にPDチップ42がボンディングされる。このPDチップ42は表面入射型である。光ファイバ38の後端は45度の斜め角に切っており、コアを伝導してきた信号光は斜め切断面45で反射されてPD42のp領域43に入る。PDのp電極はワイヤ46によってメタライズ47に接続される。メタライズ47はワイヤ49によってアノードピン48に接続する。PDチップの裏面はn電極となっておりこれがメタライズパターン40に全面で接合される。メタライズパターン40はワイヤ50によってカソードピン51につながる。

【0014】このようにPDはInP基板側がn電極になっておりこれがメタライズパターンにダイボンドされる。このような回路基板であるとカソードのために予めメタライズパターン40を作っておかなければならない。n電極についてはリフロー後にワイヤボンディングするという訳にいかない。裏面n電極は受光素子の場合最もありふれた設計であるが平面実装に向かない。

【0015】図5は裏面入射型PDを使った平面実装型のモジュールを示す。Siベンチ52の長手方向中央に光導波路53を形成する。Siベンチ52の上面は絶縁層54によって被覆される。絶縁層54の上にメタライズパターン55が印刷される。その上に裏面入射型のPD56を固定する。光導波路53の前端に光ファイバ（図示しない）を固定し光ファイバの光が光導波路53、ミラー58を経てPD56に入るようになっている。PD56のp電極57がワイヤ60によってメタライズ59につながる。メタライズ59はワイヤ62によってピン63につながる。n電極は裏面にあってメタライズ55にダイボンドされている。このような導波路を用いるものは、例えば

【0016】B. Hillerich, A. Geyer, "Self-aligned flat-pack fibre-photodiode coupling", ELECTRONICS LETTERS, Vol. 24, No. 15, p918(1988)

【0017】によって提案されている。これもレンズが不要である。光の進行方向とPDチップ面が平行である。そういう利点がある。しかしなおn電極を付けるためのメタライズパターンが必要である。平面実装には最適でない。

【0018】

【発明が解決しようとする課題】 λ_1 と λ_2 の2つの波長の光を使う光通信において、 λ_2 だけを受感する受光素子を作製し波長分波器を省くことが本発明の目的の第1の目的である。平面実装に適した受光素子構造を提供

することが本発明の第2の目的である。PDの周辺部に入った光による信号の裾引きを防ぐことが本発明の第3の目的である。

【0019】

【課題を解決するための手段】本発明の受光素子は、裏面入射型であって、 $\lambda_1 \sim \lambda_2$ 間にバンドギャップのある波長選択性ある層をフィルタとして有し、エピタキシャル成長層の中央に設けたpn接合の他にこれを囲む円環状の第2のpn接合を設け、第2のpn接合のp領域と隣接するn領域にまたがるようにn電極（或いはp電極）を設けたところに特徴がある。

【0020】つまり3つの特徴がある。一つはフィルタ層を介在させ λ_1 を落とすようにしたという事である。そのため $\lambda_1 < \lambda_g < \lambda_2$ であるようなバンドギャップ波長 λ_g をもつフィルタ層を設ける。 λ_1 の方が短いのでバンドギャップエネルギーがその中間にある半導体結晶の薄膜をどこかに挟めば λ_1 を吸収してしまうので λ_2 の光だけを受感できる素子となる。 λ_1 に対するフィルタ効果は透過率が3%（-15dB）以下が望ましい。

【0021】二つ目は周辺部に円環状の第2のpn接合を設けたことである。これは周辺部に入った光によってできた電子正孔対を吸収して応答遅れがないようにするという作用がある。円環状のp領域（或いはn領域）を拡散遮蔽層という。正孔や電子の拡散を遮断するからそのような名称がある。

【0022】三つ目は周辺部のpn接合のp領域とn領域にまたがるようにn電極（p電極）を設けたことである。拡散遮蔽層の内外のp領域とn領域が短絡されるから周辺部に入射した光によってできる電子正孔対もすぐに消滅する。さらに実装上の利点がある。p電極もn電極も表面側にあるから底面n電極のためのメタライズパターンが不要になる。表面にあるn電極とp電極をワイヤボンディングによってパターン、ピンと接続する。但し基板の底面リング状にメタライズ面を設け回路基板やパッケージ面に半田付け（ボンディング）しても良い。その場合でもそれは電極でない。またメタライズを底面に付けず、接着材によってチップを回路基板やパッケージに接着するようにしても良い。

【0023】【特徴1：フィルタ層】InP基板の場合、 $\lambda_1 = 1.3 \mu\text{m}$ 、 $\lambda_2 = 1.55 \mu\text{m}$ とすると、例えばバンドギャップ波長 λ_g がその間にある半導体混晶をフィルタ層として入射面とInGaAs受光層の間に設ければよい。例えば λ_g が $1.42 \mu\text{m}$ のInGaAsP層をフィルタ層とすることができる。バンドギャップが $1.42 \mu\text{m}$ に対応するInGaAsPは詳しい組成でいうと $\text{In}_{0.66}\text{Ga}_{0.34}\text{As}_{0.76}\text{P}_{0.24}$ の4元混晶である。これは $1.3 \mu\text{m}$ を吸収し、 $1.55 \mu\text{m}$ を透過する。 $1.42 \mu\text{m}$ に限らず、 λ_g が $1.3 \mu\text{m}$ と $1.55 \mu\text{m}$ の間にある結晶であればそのような性質が

ある。このInGaAsP混晶を受光側に乗せると、 $1.3\mu\text{m}$ を吸収し $1.55\mu\text{m}$ を通すものが得られる。

【0024】フィルタ層を設けるのは、InP基板の表面側(エピタキシャル層を積む方)であっても裏面側であってもよい。いずれにしても光がフィルタ層を通して受光層に到達するようにしなければならないので裏面入射型になる。フィルタ層はn型、p型、半絶縁性の何れでも良い。エピタキシャル層がn型の場合、p型のフィルタを使うと裏面メタライズが絶縁されるから絶縁膜は不要になる。基板、エピタキシャル層ともにn型の場合は、n型フィルタを使ったとき絶縁膜が必要になる。半絶縁性のフィルタを使った時は絶縁膜は不要である。

【0025】【特徴2：リング上の拡散遮蔽層】中央部のpn接合とは別にこれを囲むようにリング状のpn接合を設けここに電極を付ける。周辺部pn接合で囲まれる拡散遮蔽層と外側の部分にわたって電極を形成する。周辺部pn接合にも逆バイアスを掛け空乏層を広げておく。周辺部空乏層に入った光によって電子正孔対ができ光電流が流れる。これは周辺部のpn接合を跨ぐ電極によって短絡され消滅する。信号電流には入らないので信号遅れはなくなる。

【0026】【特徴3：pn接合を横切る電極】リング状の第2のpn接合の接合を横切る電極を設けて、これと中央の電極とで一対の電極とするから、基板底面に電極を付ける必要がない。だから実装する場合もメタライズパターンをパッケージに設ける必要がない。表面実装に最適な構成になっている。

【0027】

【発明の実施の形態】本発明は、半絶縁性InP基板、n型InP基板、p型InP基板のいずれにも適用することができる。最も良いのは半絶縁性基板(SI-InP基板)を使う事である。3つの種類の基板についてエピタキシャル層(第1伝導型)、中央部の伝導型(第2伝導型)、拡散遮蔽層(第2伝導型)の伝導型、中央電極、周辺電極の伝導型、フィルタの伝導型などを以下に示す。

【0028】【A. 半絶縁性InP基板でn型エピタキシャル層の場合】n型エピタキシャル層。表面中央部=p領域。拡散遮蔽層=p領域。フィルタ=n型、p型又はSI型。中央電極=p電極。周辺電極=n電極。

【0029】【B. n型InP基板でn型エピタキシャル層の場合】n型エピタキシャル層。表面中央部=p領域。拡散遮蔽層=p領域。フィルタ=n型、p型又はSI型。中央電極=p電極。周辺電極=n電極。

【0030】【C. p型InP基板でp型エピタキシャル層の場合】p型エピタキシャル層。表面中央部=n領域。拡散遮蔽層=n領域。フィルタ=n型、p型又はSI型。中央電極=n電極。周辺電極=p電極。

【0031】【D. 半絶縁性InP基板でp型エピタキ

シャル層の場合】p型エピタキシャル層。表面中央部=n領域。拡散遮蔽層=n領域。フィルタ=n型、p型又はSI型。中央電極=n電極。周辺電極=p電極。

【0032】図6にSI-InP基板或いはn型基板InPの場合の概略のPD構造を示す。InP基板66とあるのは、半絶縁性のInP基板と、n型InP基板の両方を含む。InP基板66の一方の面(表面とする)上にn-InGaAs受光層67がエピタキシャル成長している。これは単層であっても良いが、のちに詳しく述べるようにいくつかのエピタキシャル層を重ねたものであっても良い。基板66の反対側の面にはフィルタ層68がやはりエピタキシャル成長してある。先述のように、バンドギャップに対応する波長が $1.3\mu\text{m}$ と $1.55\mu\text{m}$ の間であるInGaAsP混晶である。先述のように $1.42\mu\text{m}$ ならば、 $\text{In}_{0.66}\text{Ga}_{0.34}\text{As}_{0.76}\text{P}_{0.24}$ である。そのほかの波長に対応するInGaAsPでも良い。4元混晶でありパラメータが二つあるからInPと格子整合して吸収端波長が $1.3\mu\text{m}$ ～ $1.55\mu\text{m}$ にあるというようなInGaAsPは自在に設計できる。

【0033】InGaAs受光層67の中央部には中央p領域69がp型ドーパントの拡散やイオン注入によって形成される。中央p領域69の上にはp電極72が形成される。裏面入射型であるからp電極72は広くp領域69を覆うものであって良い。周辺部にリング状のp領域70が形成される。中央p領域69も周辺p領域70も同一の工程で作製できる。実線で書いてあるのがpn接合である。周辺p領域とn領域67に渡って、pn接合を横切って円環状のn電極73が形成される。p電極72、n電極73以外の部分はパッシベーション膜74によって被覆保護される。n電極73が逆バイアスを掛けるべきカソード電極である。通常のPDのようにInP基板底面にn電極を作らない。

【0034】基板裏面側にはフィルタ層68の下にボンディング用メタライズ75が周辺部に形成される。これはn電極ではない。単にパッケージや回路基板に固定するためのメタライズである。裏面中央部には反射防止膜76が形成される。入射光77は反射防止膜76からチップに裏面入射する。これは $\lambda_1 + \lambda_2$ の光であるが、フィルタ層68で λ_1 が落ちて、 λ_2 のみがn-InGaAs受光層67の空乏層近傍に到達する。

【0035】逆バイアスは周辺部のn電極73と、中央部のp電極72の間に掛かる。InGaAs受光層はn型であるがドーパント濃度が低く抵抗が高い。InP基板がn型の場合はInP基板が低抵抗であるから、電界はp電極-基板-n電極の間にできる。InP基板が半絶縁性の場合は基板の上に低抵抗バッファ層を設ける。だから電界方向は依然として縦方向である。n電極を正に、p電極を負にバイアスするから基板からp電極に向けて電界が発生する。中央の空乏層でできた電子はn領

域へ、正孔はp領域へ流れて光電流が流れる。

【0036】周辺部に光が入った場合、通常のPDでは正孔電子対ができるが拡散によって進んでn領域やp領域に入るので信号の遅れを引き起こす。これを裾引き電流と呼ぶこともある。本発明はそのような周辺部に入った迷光による裾引き電流の問題をも解決することができる。

【0037】周辺部p領域70の近くの空乏層で電子正孔対ができたとする。正孔は近くのp領域70に入る。電子はn領域に進む。そのときに電極73に電流が流れるが、n領域とp領域がn電極73によって短絡されているから電流は電極73を流れてすぐに消える。外部電流とならない。裾引き電流が消える。n領域とp領域を短絡させて信号遅延を起こす光電流を直ちに消去する。

【0038】周辺部にp領域を設けてpn接合を作り信号遅れを除くという受光素子は最初本出願によって提案されている。④特願平2-230208号「受光素子」唐内一郎(特開平4-111479)である。これはpn接合の終端がチップ側面にでており自己短絡するようになっている。④特願平10-174227号「受光素子と受光装置」工原美樹、寺内均はさらに一步進めて周辺部pn接合終端を表面に出し、周辺部p領域に電極を付けている。これによって周辺部のpn接合に逆バイアスを掛けられるようになった。④USP5,420,418、藤村康、唐内一郎は周辺部p領域とそれに隣接するn領域にn電極を付け中央のp電極と、周辺部のn電極の間に逆バイアスを掛けるような受光素子を提案している。何れも本出願人の手になるものである。

【0039】

【実施例】[実施例1] 図7によってより詳しい構成を説明する。InP基板66はn型InP基板である。n-InP基板66の上にn-InPバッファ層78、n-InGaAs受光層67、n-InP窓層79がエピタキシャル成長しており、裏面にはフィルタ層68が形成されたようなエピタキシャルウエハーを使う。図6の基本形と比較すると、バッファ層78と窓層79が増えている。InP窓層79はInGaAs受光層より広いバンドギャップを持つがそのバンドギャップ以上のエネルギーを持つ光を通さない。だから表面入射型では窓層を使う事が多い。裏面入射でも窓層を付けることもある。n型InP窓層のドーパント濃度は、InGaAsのドーパント濃度より高いので電極までの抵抗を下げることができる。

$n^+ - \text{InP}$ バッファ層... Sドーパ、 $n = 10^{18} \text{ cm}^{-3}$ 、 $d = 2 \mu\text{m} \sim 4 \mu\text{m}$

$n - \text{InP}$ バッファ層... $n = 1 \sim 5 \times 10^{15} \text{ cm}^{-3}$ 、 $d = 2 \mu\text{m} \sim 4 \mu\text{m}$

$n - \text{InGaAs}$ (InGaAsP) 受光層... $n = 1 \sim 5 \times 10^{15} \text{ cm}^{-3}$
 $d = 3 \sim 4 \mu\text{m}$

$n - \text{InP}$ 窓層... $n = 2 \sim 5 \times 10^{15} \text{ cm}^{-3}$ $d = 2 \sim 3 \mu\text{m}$

InGaAsP フィルタ層... $\lambda_g = 1.4 \mu\text{m}$

【0040】フィルタ層68の上にはさらに反射防止膜80が形成される。これは全面にあって絶縁と反射防止を兼ねる作用がある。素子はパッケージと絶縁する必要があるから絶縁膜が必要である。さらに周辺部のみにメタライズ75を設ける。これはn電極でなくてボンディングのためのものに過ぎない。裏面入射であって、底面の反射防止膜80を通して($\lambda_1 + \lambda_2$)の入射光77が進入してくる。 λ_1 がフィルタ層68で吸収される。 λ_2 だけがInP基板66、InPバッファ層78、InGaAs受光層67を通して空乏層に至る。

【0041】図8の平面図を図11に示す。これは図7、8、9の素子に共通の平面図である。中央部円形にp領域69がある(破線によって囲んでいる)。周辺部にも円形のp領域70がある(破線によって挟まれる)。それらの間にn領域がある。中央p領域69にp電極72を、周辺p領域と隣接n領域にn電極73を設ける。p電極72は中央p領域69の殆どを覆う。周辺部のn電極73はおもにn領域の上にある。組成もn電極の材料である。n電極材料であってもp領域とほぼオーミックに接触する。p電極はAuZn系の合金で作る。n電極はAuGeNi/Au/Ti/Au系のものとする。これらの電極はオーミック性、密着性ともに優れる。n電極73を正に、p電極72を負になるように逆バイアスする。電界は受光層で横方向にも生ずるがここは高抵抗であるから主に基板から受光層に向かう縦方向に電界が強く生ずる。底面にn電極がある場合と余り変わらない。周辺部に光が入って電子正孔対ができてでもn電極73を廻って電流が流れるだけで裾引き電流がなくなる。

【0042】[実施例2(半絶縁性InP基板を使う)] n型基板よりも半絶縁性基板の方が絶縁に気を使わなくて済む。図8は半絶縁性InP基板を使った場合の受光素子構造を示す。鉄ドーパSI-InP基板83を使った。抵抗率は $10^7 \Omega \text{ cm}$ である。基板形状は $0.5 \text{ mm} \times 0.5 \text{ mm} \times 0.3 \text{ mm}$ である。厚み方向の抵抗は $100 \text{ M}\Omega$ 以上である。SI-InP基板の一方の面(表面)に $n^+ - \text{InP}$ バッファ層84、 $n - \text{InP}$ バッファ層85、InGaAs受光層67、 $n - \text{InP}$ 窓層79をエピタキシャル成長させている。裏面側にはInGaAsPフィルタ層68をエピタキシャル成長させる。エピタキシャル層のパラメータは以下のようである。

InP窓層の中央部にp領域69を、周辺部に第2のp領域70を亜鉛拡散によって作る。中央p領域にはp電極72を設ける。周辺部のp領域70と隣接するn領域79にまたがるようにn電極73を形成する。フィルタ層68には周辺部にボンディング用のメタライズ75を中央部には反射防止膜76を付ける。

【0043】基板83が絶縁性なのでそのすぐ上のn+-InPバッファ層84をキャリア濃度の高いn型にしている。ドーパント濃度は 10^{18} cm^{-3} 以上とする。n電極73を高電圧に、p電極72を低電圧になるよう逆バイアスすると、電界はn+-InPバッファ層84から中央p領域69に向かう方向に形成される。 $\lambda_1 + \lambda_2$ の信号光77が裏面から入っても λ_1 はフィルタ層で吸収される。 λ_2 だけが受光層に到達し感受される。基板が絶縁性だからメタライズ75とフィルタ層を絶縁する必要がない。

【0044】【実施例3(半絶縁性基板)】図9は半絶縁性基板を使っておりしかも全面に絶縁膜を設けた例を示す。Si-InP基板83の一方の上にn+-InPバッファ層84、n-InPバッファ層85、n-InGaAs受光層67、n-InP窓層79をエピタキシャル成長させ、反対の面にはInGaAsPフィルタ層68をエピタキシャル成長させる。表面側にはZn拡散によって中央p領域69、周辺p領域70がある。中央p領域69にはp電極72が、周辺p領域70にはn電極73が設けられる。裏面のフィルタ層68には反射防止膜80が全面に付けられる。その周辺部にはダイボンディング用のメタライズ75が付けられる。反射防止膜80は反射防止とともに絶縁を兼ねる。SiON、SiN、SiO₂などによって作る。しかし基板が絶縁性なのでことさら絶縁の必要はないのである。

【0045】【実施例4(増幅器と結合)】図10によって受光素子と増幅器を結合した基本回路を説明する。n電極73に接続したVpdには例えば3.3Vの電圧を掛ける。p電極72は増幅器86の入力端子に接続する。増幅器86はSiやGaAsのICが使われる。p電極は低電圧、n電極は高電圧がかかりpn接合は逆バイアスされる。増幅信号はVoutに出てくる。入射光77は底面から入る。フィルタ層68で λ_1 が落ち、 λ_2 だけが受光層67に達する。

【0046】【実施例5(導波路型)】本発明の受光素子チップは、n電極が表面側にあり、底面がない。パッケージに実装する場合n電極を固定するためのメタライズパターンが不要になる。図12、図13は図10の回路を実現する導波路型の受光素子モジュールを示す。Siベンチ88の中心線状に屈折率の高い光導波路89を作る。光導波路89の中間にミラー92を作る。これは溝にミラー板を差し込んで作ることができる。或いはSiを異方性エッチングして作る事もできる。

【0047】ミラー92の直上に本発明のPDチップ8

7を固定する。底面はn電極でなくメタライズが不要である。樹脂によって固定しても良い。その背後に増幅器チップ86を固定する。p電極72はワイヤ95によって増幅器86の入力に接続される。n電極はワイヤ93によってVpdピン94に接続される。増幅器86のグランドパッドはワイヤ98によってグランドピン99に接続する。電源パッドはワイヤ96によってVccピン97につながる。増幅した信号はワイヤ102から出力ピン103を通して外部に取り出される。光ファイバ90の先端を光導波路89の始端に接合する。信号光は光ファイバから光導波路を通りミラー92で反射されPDチップ87に裏面から入る。 $\lambda_1 + \lambda_2$ の信号光であるが、フィルタ層68によって λ_1 が落ち、 λ_2 のみが受光層まで届く。これは底面にn電極がないのでVpd用のメタライズパターンが入らない。n電極もワイヤで接続される。

【0048】この例においてPDは受光径80 μm のものを使った。ミラーはSiの(111)面をエッチングして45度の角度をなす面とした。光ファイバはシングルモードファイバである。光ファイバ面と導波路は透明樹脂によって接着した。パッケージ104は金属製である。

【0049】Vcc=Vpd=3Vを印加した。155Mbpsのデジタル信号によって変調されたレーザ光を光ファイバから入射した。この状態でBERを測定した。誤り率 10^{-8} であり、最小受信感度が-35dBm、最大受信感度0dBmであった。裾引き電流がないので、ファイバの調芯トレランスが広くなり全数良好な特性を示した。電極間の配線が全て上面においてワイヤによってなされるから組立工数も短縮された。

【0050】【実施例6(埋め込み光ファイバ型)】図14、図15は図10の回路を実現する埋め込み光ファイバ型の受光素子モジュールを示す。Siベンチ105の中心線状にV溝106を切り欠く。V溝106の中に光ファイバ90を差し込み固定する。先端部は45度の傾斜角をなすように切断してある。切断面107で光が上向きに反射しPD87の下面から入って行く。PDチップ87の背後に増幅器86を固定した点は先例と同じである。これだと図4の例と違ってSiベンチを2段にする必要もない。裏面入射型の利点である。

【0051】

【発明の効果】 $\lambda_1 < \lambda_g < \lambda_2$ の関係を満たすバンドギャップのフィルタ層を設けこれに2波長の信号を通し λ_2 だけを通すようにするから、受光素子自身に高い波長選択性が与えられる。波長分波器が不要になる。周辺部に入射して光によって生成される電子正孔対は周辺部のpn接合を横切る電極で短絡し消滅するから信号遅れがない。光学系の実装トレランスが緩和される。n電極、p電極ともに表面にあるから表面実装に最適である。

【図面の簡単な説明】

【図1】従来例にかかる表面入射型受光素子の断面図。

【図2】従来例にかかる裏面入射型の受光素子の断面図。

【図3】従来例にかかる受光素子モジュールの一部縦断斜視図。

【図4】従来例にかかる表面実装型の受光素子モジュールの図。(1)が平面図、(2)が断面図である。

【図5】従来例に掛かる導波路を用いる表面実装型受光素子モジュールの図。(1)が平面図、(2)が概略断面図。

【図6】本発明の受光素子の基本構成を示す断面図。

【図7】 n 型InP基板を用いる本発明の受光素子の第1の類型を示す断面図。

【図8】半絶縁性InP基板を用いる本発明の受光素子の第2の類型を示す断面図。

【図9】半絶縁性InP基板を用いる本発明の受光素子の第3の類型を示す断面図。

【図10】本発明の受光素子と増幅器を接続した場合の回路図。

【図11】本発明の受光素子チップの平面図。

【図12】光導波路を有するSiベンチに本発明の受光素子を実装しパッケージに収容した状態の概略の平面図。

【図13】光導波路を有するSiベンチに本発明の受光素子を実装した状態の概略の断面図。

【図14】V溝を切ったSiベンチに光ファイバを差し入れ本発明の受光素子を実装してパッケージに収容した状態の概略の平面図。

【図15】V溝を切ったSiベンチに光ファイバを差し入れ本発明の受光素子を実装した状態の概略の断面図。

【符号の説明】

1 n^+ -InP基板2 n -InPバッファ層3 n -InGaAs受光層4 n -InP窓層

5 p領域

6 p電極

7 パッシベーション膜

8 反射防止膜

9 n電極

16 p電極

17 パッシベーション膜

19 n電極

20 反射防止膜

22 PDチップ

23 サブマウント

24 パッケージ

25 アノードピン

26 カソードピン

27 ケースピン

28 スリーブ

29 球レンズ

30 フェルールホルダー

31 キャップ

32 光ファイバ

33 フェルール

34 ベンドリミッタ

35 Si下ベンチ

36 Si上ベンチ

37 V溝

38 光ファイバ

39 絶縁層

40 メタライズパターン

42 PDチップ

45 斜め切断面

46 ワイヤ

47 メタライズ

48 ピン

49 ワイヤ

50 ワイヤ

51 ピン

52 Siベンチ

53 光導波路

54 絶縁層

55 メタライズパターン

56 PDチップ

57 p電極

59 メタライズ

60 ワイヤ

62 ワイヤ

63 ピン

64 ワイヤ

65 ピン

66 InP基板

67 n -InGaAs受光層

68 フィルタ層

69 中央p領域

70 周辺p領域

72 p電極

73 n電極

74 パッシベーション膜

75 ボンディング用メタライズ膜

76 反射防止膜

77 入射光

78 n -InPバッファ層79 n -InP窓層

80 反射防止膜

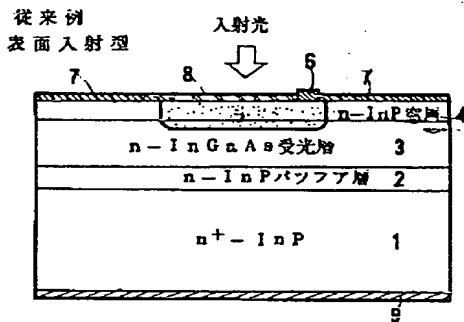
83 半絶縁性InP基板

84 n^+ -InPバッファ層

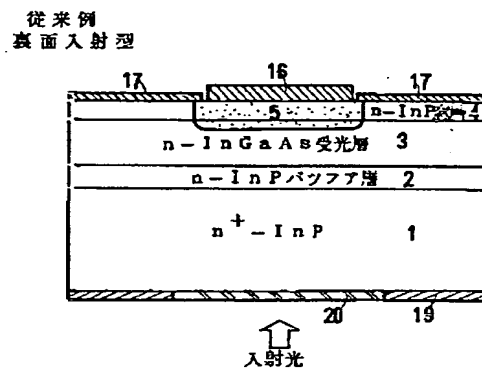
85 n-InPバッファ層
86 増幅器
87 PDチップ
88 Siベンチ
89 光導波路
90 光ファイバ
92 ミラー
93 ワイヤ
94 ピン
95 ワイヤ

96 ワイヤ
97 ピン
98 ワイヤ
99 ピン
102 ワイヤ
103 ピン
104 パッケージ
105 Siベンチ
106 V溝
107 傾斜面

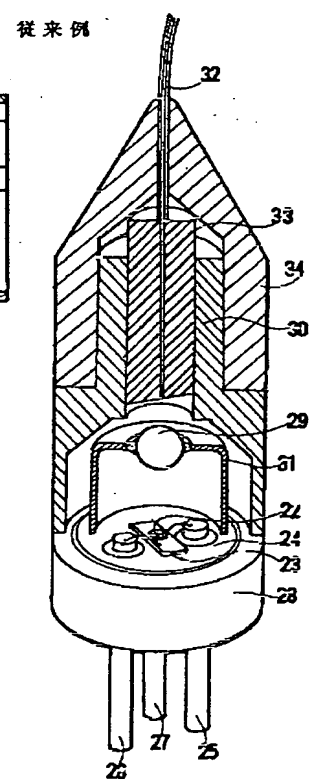
【図1】



【図2】

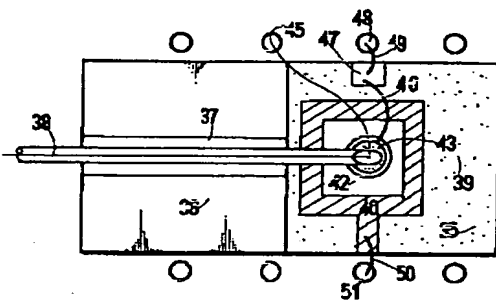


【図3】



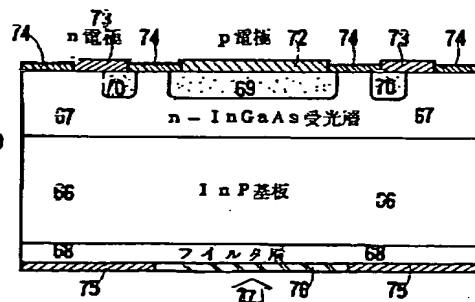
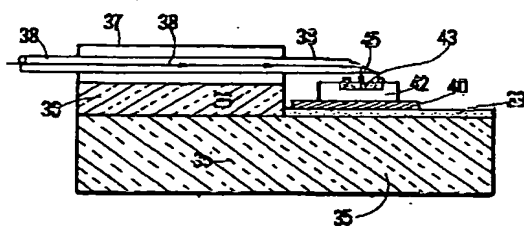
【図4】

(1)

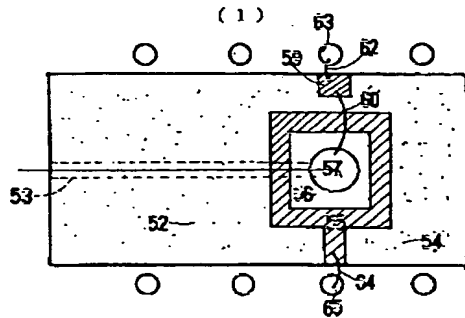


【図6】

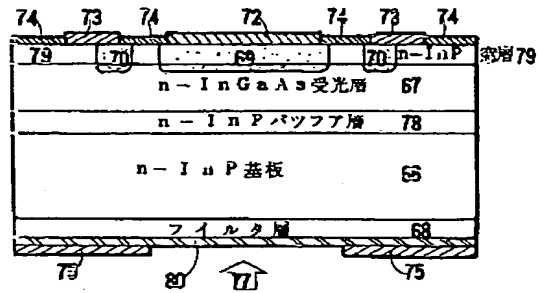
(2)



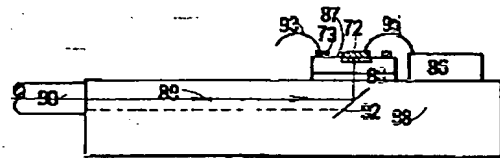
【図5】



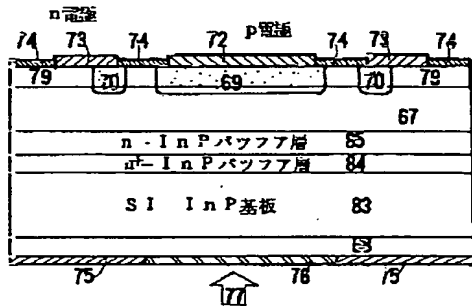
【図7】



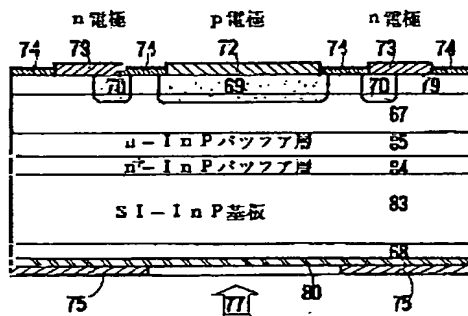
【図13】



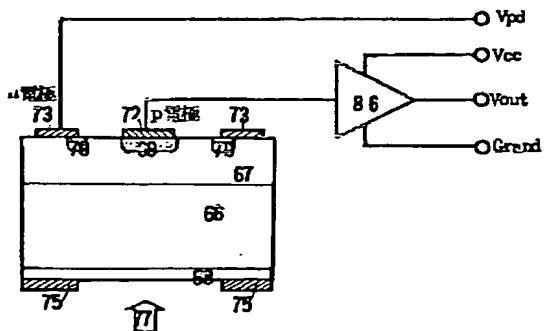
【図8】



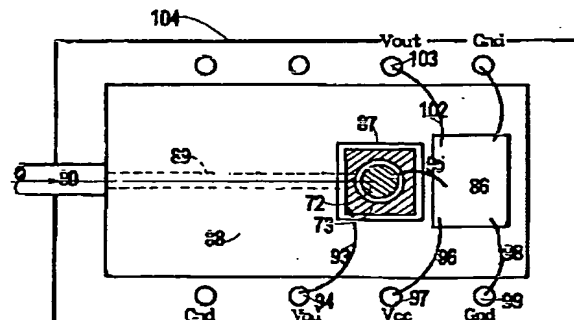
【図9】



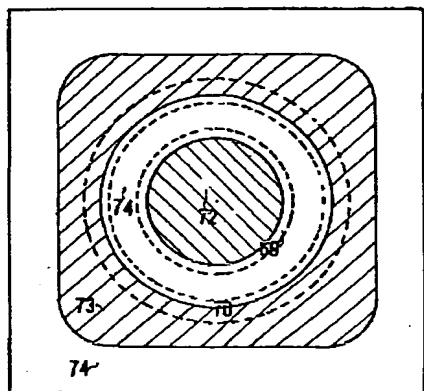
【図10】



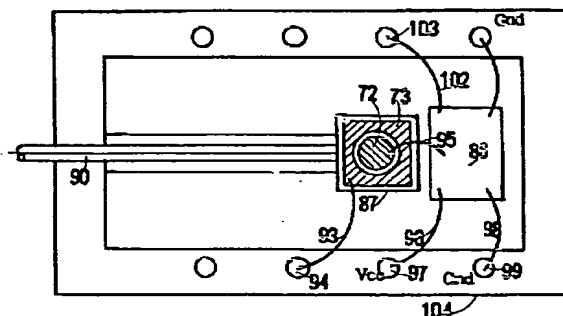
【図12】



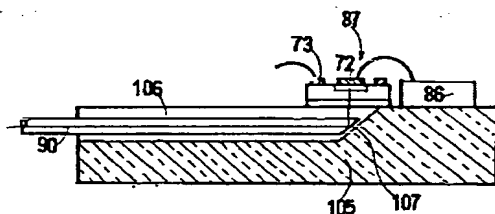
【図11】



【図14】



【図15】



【手続補正書】

【提出日】平成11年8月30日(1999. 8. 30)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 第1の波長 λ_1 の光とそれより長い第2の波長 λ_2 の光($\lambda_1 < \lambda_2$)を用いた光通信において第2の波長 λ_2 の光のみを感受するための受光素子であって、半絶縁性或いはn型又はp型の何れかである第1伝導型の半導体基板と、半導体基板の一方の面にエピタキシャル成長させた波長 λ_1 の光のエネルギーより低く波長 λ_2 の光のエネルギーより高いバンドギャップを有するn型又はp型半導体結晶よりなるフィルタ層と、フィルタ層の上或いはフィルタ層と反対側の基板の上にエピタキシャル成長させた第1伝導型の受光層と、第1伝導型受光層の一部に第2伝導型の不純物をドーピングして形成したp型又はn型の何れかである第2伝導型の中央受光領域と、第2伝導型中央受光領域と第1伝導型半導体

層の境界にできる第1のpn接合と、第2伝導型中央受光領域の上に形成される第2伝導型用の電極と、中央受光領域を囲むように周辺部に第2伝導型不純物をドーピングすることによって設けられる第2伝導型拡散遮蔽層と、第2伝導型拡散遮蔽層と第1伝導型半導体層の境界にできる第2のpn接合と、拡散遮蔽層、第2pn接合と第1伝導型層にまたがって設けられる第1伝導型電極とを含み、波長 λ_1 、 λ_2 の信号光が基板側から入射し、 λ_1 はフィルタ層に吸収され、 λ_2 はフィルタ層、第1伝導型基板、第1伝導型受光層、第1のpn接合を経て第2伝導型中央受光領域に至るようにした裏面入射型であり、第1伝導型電極は第2のpn接合を短絡する作用をもつようにしたことを特徴とする受光素子。

【請求項2】 第1の波長 λ_1 の光とそれより長い第2の波長 λ_2 の光($\lambda_1 < \lambda_2$)を用いた光通信において第2の波長 λ_2 の光のみを感受するための受光素子であって、半絶縁性或いはn型又はp型の何れかである第1伝導型の半導体基板と、半導体基板の一方の面にエピタキシャル成長させた波長 λ_1 の光のエネルギーより低く波長 λ_2 の光のエネルギーより高いバンドギャップを持ち λ_1 の光の透過率が3%以下である厚みを有するn型

又はp型半導体結晶よりなるフィルタ層と、フィルタ層の上或いはフィルタ層と反対側の基板の上にエピタキシャル成長させた第1伝導型の受光層と、第1伝導型受光層の一部に第2伝導型の不純物をドーピングして形成したp型又はn型の何れかである第2伝導型の中央受光領域と、第2伝導型中央受光領域と第1伝導型半導体層の境界にできる第1のpn接合と、第2伝導型中央受光領域の上に形成される第2伝導型用の電極と、中央受光領域を囲むように周辺部に第2伝導型不純物をドーピングすることによって設けられる第2伝導型拡散遮蔽層と、第2伝導型拡散遮蔽層と第1伝導型半導体層の境界にできる第2のpn接合と、拡散遮蔽層、第2pn接合と第1伝導型層にまたがって設けられる第1伝導型電極とを含み、波長 λ_1 、 λ_2 の信号光が基板側から入射し、 λ_1 はフィルタ層に吸収され、 λ_2 はフィルタ層、第1伝導型基板、第1伝導型受光層、第1のpn接合を経て第2伝導型中央受光領域に至るようにした裏面入射型であり、第1伝導型電極は第2のpn接合を短絡する作用をもつようにしたことを特徴とする受光素子。

【請求項3】 半導体基板が裏面の一部にボンディング用メタライズ面を有することを特徴とする請求項1または2に記載の受光素子。

【請求項4】 受光層と電極の間に、第1伝導型の窓層を設けたことを特徴とする請求項1または2に記載の受光素子。

【請求項5】 半導体基板と第1伝導型受光層の間に第1伝導型フィルタ層が設けられていることを特徴とする請求項1または2に記載の受光素子。

【請求項6】 基板の裏面の全体或いは一部に誘電体反射防止膜を設けたことを特徴とする請求項1または2に記載の受光素子。

【請求項7】 第1伝導型がn型であり、第2伝導型がp型であって、半導体基板が半絶縁性のInP基板であり、バッファ層が二つに分かれ第1のバッファ層が硫黄添加低抵抗n-InPであり、第2のバッファ層が高抵抗のn-InPであり、受光層がn-InGaAs又はn-InGaAsPであって、窓層がn-InPであり、第2伝導型領域はZn拡散によって形成されたものであることを特徴とする請求項1または2に記載の受光素子。

【請求項8】 第1伝導型がn型であり、第2伝導型がp型であって、半導体基板がn-InP基板であり、バッファ層がn-InPであり、受光層がn-InGaAs又はn-InGaAsPであって、窓層がn-InPであり、第2伝導型領域はZn拡散によって形成された

ものであることを特徴とする請求項1または2に記載の受光素子。

【請求項9】 第1伝導型がn型であり、第2伝導型がp型であって、p電極がAuZn系であり、n電極がAuGeNi/Au/Ti/Au系であることを特徴とする請求項1または2に記載の受光素子。

【請求項10】 第1の波長 λ_1 の光とそれより長い第2の波長 λ_2 の光($\lambda_1 < \lambda_2$)を用いた光通信において第2の波長 λ_2 の光のみを感受するための受光素子であって、半絶縁性或いはn型又はp型の何れかである第1伝導型の半導体基板と、半導体基板の一方の面にエピタキシャル成長させた波長 λ_1 の光のエネルギーより低く波長 λ_2 の光のエネルギーより高いバンドギャップを持ち λ_1 の光の透過率が3%以下である厚みを有するn型又はp型半導体結晶よりなるフィルタ層と、フィルタ層の上或いはフィルタ層と反対側の基板の上にエピタキシャル成長させた第1伝導型の受光層と、第1伝導型受光層の一部に第2伝導型の不純物をドーピングして形成したp型又はn型の何れかである第2伝導型の中央受光領域と、第2伝導型中央受光領域と第1伝導型半導体層の境界にできる第1のpn接合と、第2伝導型中央受光領域の上に形成される第2伝導型用の電極と、中央受光領域を囲むように周辺部に第2伝導型不純物をドーピングすることによって設けられる第2伝導型拡散遮蔽層と、第2伝導型拡散遮蔽層と第1伝導型半導体層の境界にできる第2のpn接合と、拡散遮蔽層、第2pn接合と第1伝導型層にまたがって設けられる第1伝導型電極とを含み、波長 λ_1 、 λ_2 の信号光が基板側から入射し、 λ_1 はフィルタ層に吸収され、 λ_2 はフィルタ層、第1伝導型基板、第1伝導型受光層、第1のpn接合を経て第2伝導型中央受光領域に至るようにした裏面入射型であり、第1伝導型電極は第2のpn接合を短絡する作用をもつようにした受光素子と増幅器を同一のパッケージに収容したことを特徴とする受光素子モジュール。

【請求項11】 Siベンチに光導波路を設け光導波路の一部にミラーを形成し、ミラー上の位置に前記の受光素子を接着あるいは半田付けし、Siベンチの上面に増幅器を固定し、Siベンチをパッケージに収容したことを特徴とする請求項10に記載の受光素子モジュール。

【請求項12】 SiベンチにV溝を設け、V溝に先端を45度の傾斜面に切った光ファイバを挿入し、光ファイバの切断面の直上位置に前記の受光素子を接着あるいは半田付けし、Siベンチの上面に増幅器を固定し、Siベンチをパッケージに収容したことを特徴とする請求項10に記載の受光素子モジュール。

フロントページの続き

(72)発明者 寺内 均
大阪府大阪市此花区島屋一丁目1番3号住
友電気工業株式会社大阪製作所内

Fターム(参考) 2H047 AA04 BB09 BB18 CC03 CC05
GG02 HH01
4M118 AA10 AB05 BA02 CA03 CA32
CB01 CB13 GA02 GA07 GA09
GA10 GC01 GD02 HA02 HA20
HA23 HA25
5F049 AA03 AB07 AB12 BB01 DA01
DA06 DA17 DA18 EA06 FA05
FA09 FA11 FA20 GA04 HA03
JA03 JA05 JA13 LA09

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.